**ARQUITECTURA DE COMPUTADORAS**

**Unidad II: ARQUITECTURAS NO CONVENCIONALES**

**Arquitecturas RISC vs CISC**

Veamos primero cual es el significado de los términos **CISC** y **RISC**:

* CISC (complex instruction set computer)
* RISC (reduced instruction set computer)

Los atributos complejo y reducido describen las diferencias entre los dos modelos de arquitectura para microprocesadores.

* **Un procesador RISC típico tiene una capacidad de procesamiento de *dos a cuatro veces mayor* que la de un CISC.**
* **Esto hace suponer que RISC reemplazará al CISC.**
* **La meta principal es incrementar el rendimiento del procesador.**
* **Para esto se deben considerar tres áreas**
* **principales:**

✔ **La tecnología de proceso.**

✔ **El encapsulado.**

✔ **La arquitectura.**

* **La Tecnología de Proceso, se refiere a los materiales y técnicas utilizadas en la fabricación del circuito integrado.**
* **El Encapsulado se refiere a cómo se integra un procesador con lo que lo rodea en un sistema funcional.**
* **Es la Arquitectura del procesador lo que hace la diferencia entre el rendimiento de una CPU.**

****

**Arquitecturas CISC**

**Microprogramación**

* La microprogramación es una característica importante y esencial de casi todas las arquitecturas CISC.
* Significa que cada instrucción de máquina es interpretada por una microprograma localizado en una memoria.
* En los sesenta era la técnica más apropiada permitía desarrollar también procesadores con compatibilidad ascendente.
* Las instrucciones compuestas son decodificadas internamente y ejecutadas en una ROM interna.

**Arquitecturas RISC**

* Buscando aumentar la velocidad del procesamiento se descubrió en base a experimentos que, con una determinada arquitectura de base, las ejecuciones de programas resultaban ser más eficientes.
* Debido a un conjunto de instrucciones simplificado, éstas se pueden implantar por hardware directamente en la CPU.

A mediados de la década de los setenta, con respecto a la frecuencia de utilización de una instrucción en un CISC y al tiempo para su ejecución, se observó lo siguiente:

* 20% de las instrucciones ocupa el 80% del tiempo total de ejecución.
* Existen secuencias de instrucciones simples que obtienen el mismo resultado que secuencias complejas predeterminadas.

**Característica de una arquitectura RISC**

Siguen tomando el esquema de Von Neumann (colocar las instrucciones en la misma memoria que los datos, escribiéndolas igualmente en código binario).

* Las instrucciones, aunque con otras características, siguen divididas en tres grupos:

**a) Transferencia.**

**b) Operaciones.**

**c) Control de flujo.**



* **Reducción del conjunto de instrucciones**
* **Arquitectura del tipo load-store(“Las únicas instrucciones que tienen acceso a la memoria son 'load' y 'store'; registro a registro ”).**
* **Ejecución de instrucciones.**
* **Pipeline (tubería).**

El hecho de que la estructura simple de un procesador RISC conduzca a un notable reducción de la superficie del circuito integrado, se aprovecha con frecuencia para ubicar en el mismo, funciones adicionales:

* Unidad para el procesamiento aritmético de punto flotante.
* Unidad de administración de memoria.
* Funciones de control de memoria cache.
* Implantación de un conjunto de registros múltiples.
* La relativa sencillez de la arquitectura de los procesadores RISC conduce a ciclos de diseño más cortos.

Por ello, los procesadores RISC no solo tienden a ofrecer una capacidad de procesamiento del

sistema de 2 a 4 veces mayor, sino que los saltos de capacidad que se producen de generación en generación son mucho mayores que en los CISC.

Por otra parte, es necesario considerar también que:

* **La disponibilidad de memorias.**
* **Módulos SRAM.**
* **Tecnologías de encapsulado.**

Esto ha hecho cambiar, en la segunda mitad de la década de los ochenta, esencialmente las

condiciones técnicas para arquitecturas RISC.

* **Analizar las aplicaciones.**
* **Diseñar un bus de datos.**
* **Diseñar instrucciones.**
* **Agregar nuevas instrucciones sólo si no hacen más lenta a la máquina.**
* **Repetir este proceso para otros recursos.**